

Práctica 4 bis: Diseño de circuitos con dispositivos lógicos programables. Segunda parte (opcional)

Objetivos:

- Analizar el funcionamiento de los CPLDs.
- Diseñar circuitos con dispositivos lógicos programables
- Utilizar herramientas de CAD para la programación de los dispositivos lógicos.
- Montar y comprobar sistemas con dispositivos lógicos programables

Actividad 1. Realización de un cronómetro con ispMACH4A532

La práctica consiste en la realización de un cronómetro montado en un entrenador de CPLDs.

Especificaciones mínimas (7 puntos)

Se realizará un cronómetro de minutos y segundos que presentará sus salidas en los displays de 7 segmentos del entrenador de CPLDs.

- El entrenador tendrá un botón de inicio/parada y un botón de reset.
- Al pulsar el botón de reset el cronómetro se inicializará a 00:00.
- Al pulsar el botón de inicio el cronómetro empezará la cuenta, y al volver a pulsarlo se quedará parado. Si se vuelve a pulsar de nuevo continuará desde donde estaba.

Mejora (10 puntos)

El cronómetro permitirá dos modos de funcionamiento: cuenta ascendente y cuenta descendente. En cuenta ascendente funcionará como se ha descrito anteriormente. En cuenta descendente se podrá inicializar la cuenta con los botones (pueden usarse dos o más) y luego contará hasta cero. Cuando llegue a cero activará una salida (un led del entrenador).

Actividad 2 (opcional)

Realizar lo mismo que en la actividad 2 pero con el entrenador de CPLDs de ATMEL y con un CPLD de ATMEL, programado en WinCUPL.

La memoria deberá incluir, como mínimo:

- Esquemas de todos los circuitos montados
- Funciones desarrolladas, con su justificación, simplificación, etc.
- Diagramas de estados desarrollados.
- Listados de la programación de cada dispositivo.
- Observaciones y comentarios