


# Introducción a los $\mu$ procesadores I

- Descripción: Dispositivo integrado digital, programable y de actuación secuencial.
- ¿ Donde encontramos un  $\mu$ procesador ?:
  - Encima de la mesa: Unidad Central de Proceso (CPU).
  - Horno microondas.
  - Sistemas de control de automóviles.
  - Teléfono celular.
  - Hasta en Marte! 



# Introducción a los $\mu$ procesadores II

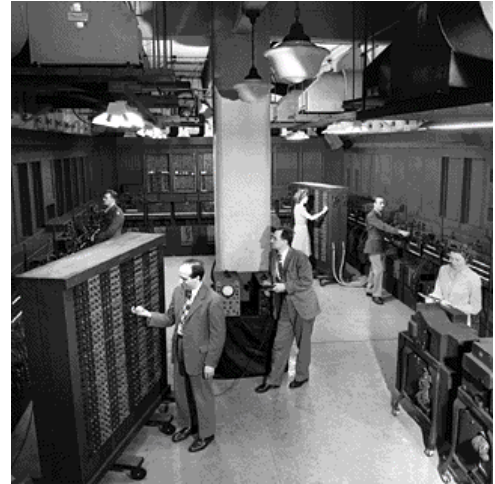
- Verdades sobre un  $\mu$ procesador:
  - Sólo entiende lenguaje binario. Lenguaje máquina.  
BIT: Unidad mínima de información.  
Palabra: Conjunto de bits que codifican una información.  
Byte: Palabra de 8 bits.  
Nibble: Palabra de 4 bits.
  - Sólo hace lo que le decimos.
  - Sin embargo: Las órdenes están codificadas en binario.
  - Todo lo que un  $\mu$ procesador sabe está almacenado en memoria o es proporcionado por un dispositivo periférico.

# Evolución histórica: ENIAC

## ■ Evolución histórica en los $\mu$ procesadores:

### ■ 1944: J. Presper Eckert y John Mauchly desarrollan ENIAC.

- | Financiada por la armada de EEUU.
- | 80 x 8.5 pies de largo.
- | Programación manual (cables y conmutadores)
- | Datos: Tarjetas perforadas.
- | Tiempo de programación: media hora / un día.
- | 30 Toneladas de peso.
- | 150 Kwatt. De consumo.



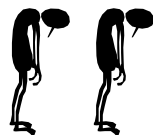
## Modelo de Von Neumann

### ■ 1944: John Von Neumann entra en el proyecto ENIAC.

- | Objetivo: Mejorar la forma de introducir los programas.
- | Propuesta: Computador de programa almacenado EDVAC (Electronic Discrete Variable Automatic Computer).



Von Neumann y  
Herman Goldstine



Eckert y Mauchly

### ■ 1951: UNIVAC I. Primer computador comercial de propósito general. 1 millón de dólares.

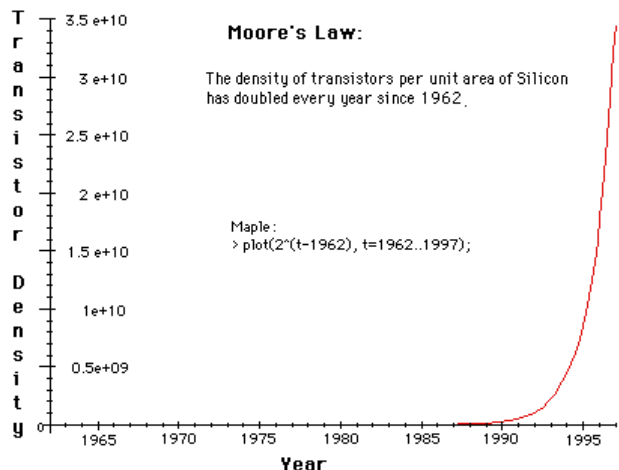
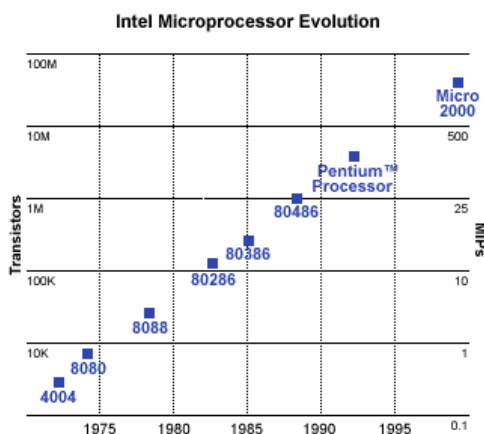


# Evolución histórica II

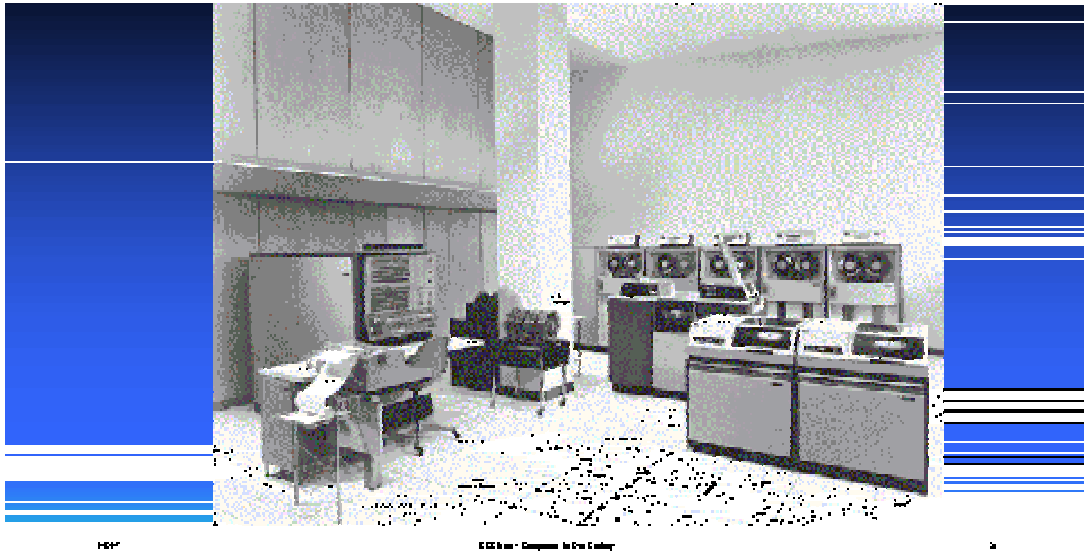
- 1947: Bardeen/Brattain/Shockley inventan el transistor.
- 1959: Robert Noyce/Jack Kirby inventan el circuito integrado.
- 1964: IBM introduce el IBM 360.
  - Creó la idea de máquina compatible (todavía en uso hoy en día).
- 1965: Gordon Moore estimó que el número de transistores/chip se duplicaba cada 18 meses.
- 1971: Intel introduce el 4004, primer  $\mu$ procesador monopastilla.
- 1974: Intel introduce el 8008. Bill Gate estudia segundo curso en la Universidad de Harvard.
- 1977: Steve Jobs y Steve Wozniak sacan el *apple II*.
- 1981: IBM + Intel revolucionan el mundo de los computadores con el 80x86, utilizando el MS-DOS.

## Ley de Moore

- Una interesante tendencia:
  - Las prestaciones son proporcionales al número de transistores.
  - Se ha mantenido durante 20 años.
  - Crecimiento exponencial.



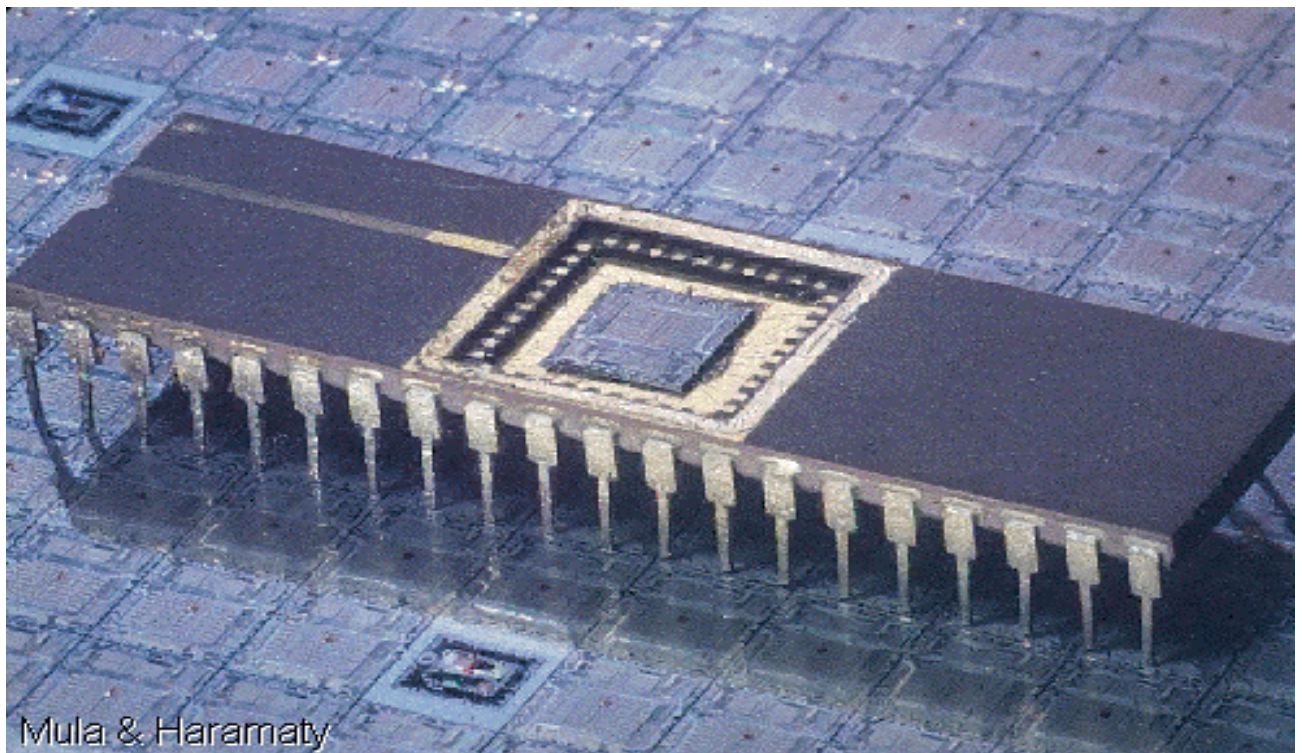
# IBM System 360



Ampliación de Sistemas Digitales    **Introducción a los microprocesadores**

7

## Aspecto de un $\mu$ procesador

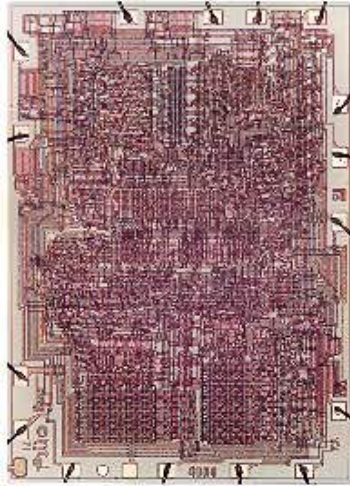


Ampliación de Sistemas Digitales    **Introducción a los microprocesadores**

8

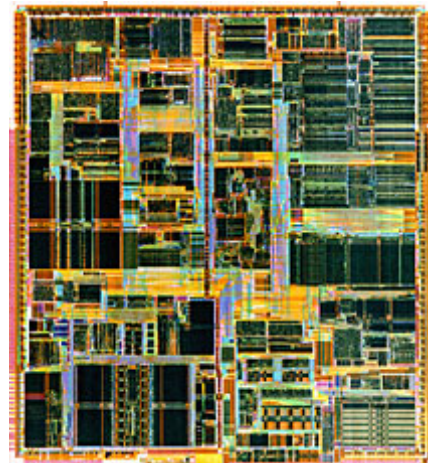


# Aumento del nivel de Integración



Intel 4004 (1971):

- Número de Transistores: 2.300
- Frecuencia : 0.5 MHz
- Dimensiones: 3mm x 4mm



Intel Pentium II (1997):

- Número de Transistores:  $\approx 7.5M$
- Frecuencia: 450MHz
- Dimensiones: 12.8cm x 6.3cm

## Computadores modernos



*Apple II*; Características:

- Tipo de almacenamiento: Cinta Magnética.
- Memoria interna: Pocos Kbytes.
- Monitor: Alfanumérico Monocromo.

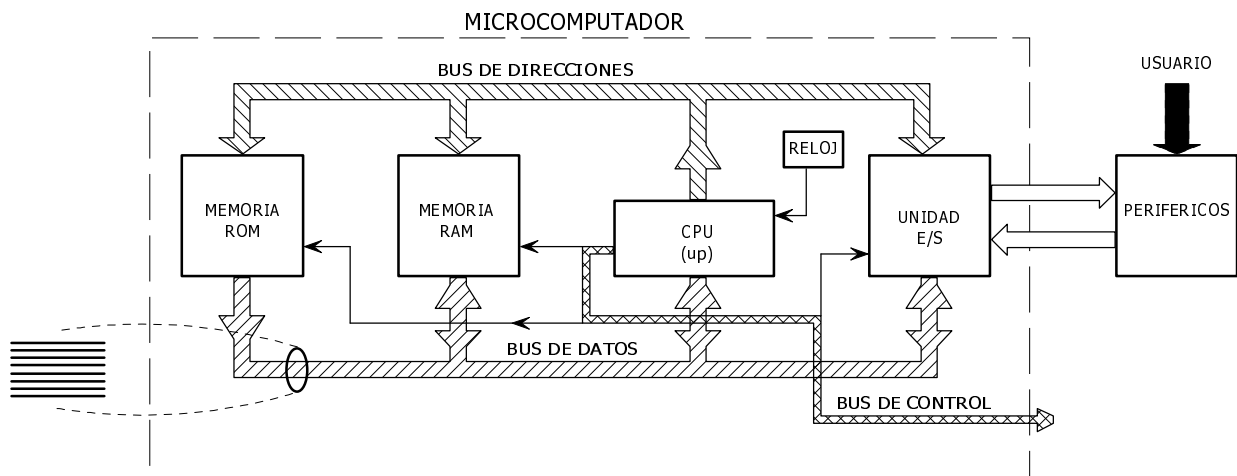


*Pentium Pro*; Características:

- Tipo de almacenamiento: Disco Magnético, FDD, CDROM.
- Memoria interna: 256 Mbytes.
- Monitor: 21" de Alta resolución y bajo consumo.

# Sistema basado en $\mu$ procesador

## ■ Sistema $\mu$ computador:

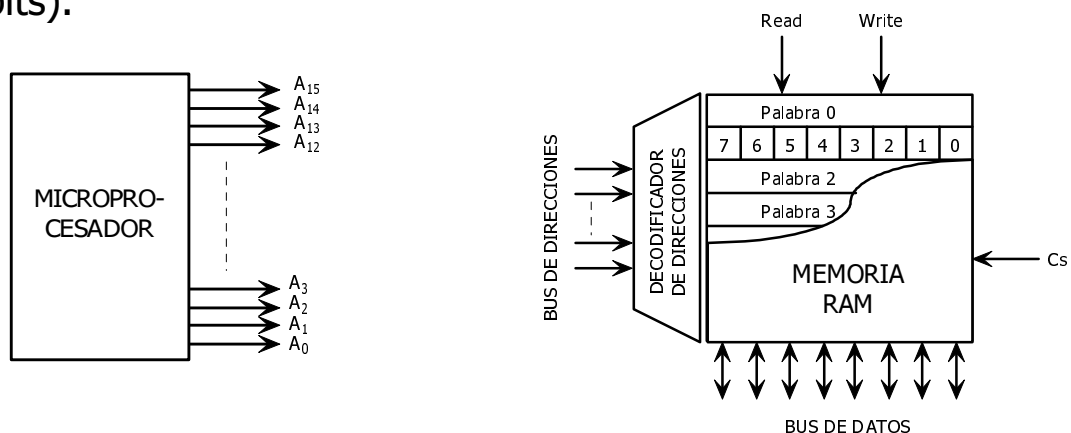


- Sistema de buses organizados. Interconexión de elementos a través de los buses.
- Información binaria transferida a través de los buses.

## Sistema de buses organizados I

### ■ Bus de direcciones:

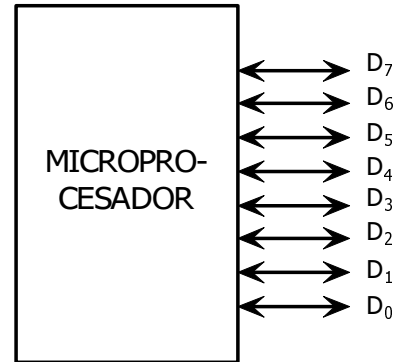
- Contiene la *dirección* (localización del dato en memoria) entre el  $\mu$ procesador y la memoria. Unidireccional.
- Ancho típico de 16 bits  $\rightarrow 2^{16}$  (65.536) posiciones de memoria. Cada número se refiere a una posición de memoria.
- Cada posición de memoria almacena un byte (8 bits) o una palabra (16 bits).



# Sistema de buses organizados II

## ■ Bus de datos:

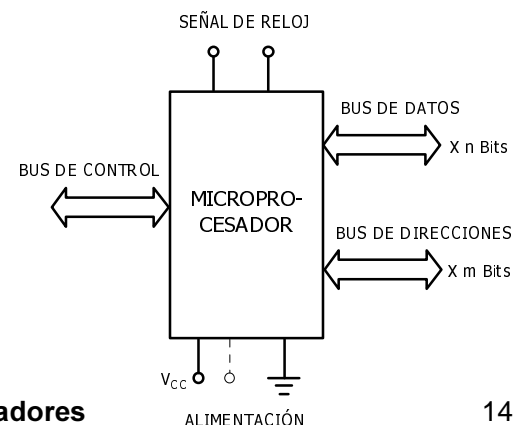
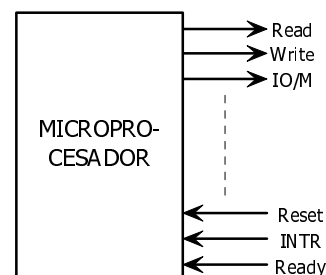
- Transfiere la información, en binario, entre el  $\mu$ procesador y otras unidades externas (memoria o E/S). Bidireccional.
- Tamaño típico: 8 ó 16 bits.
- Tamaño relacionado con el ancho de palabra en la memoria.
- Relacionado directamente con las prestaciones del sistema.



# Sistema de buses organizados III

## ■ Bus de Control:

- Contiene las *señales de control* específicas para controlar y coordinar las operaciones del  $\mu$ procesador.
- Ejemplo: Señal Read.
  - └ Ejecuta un ciclo de lectura.
- Señal Write.
  - └ Ejecuta un ciclo de escritura.
- Señal simple Read/ $\overline{\text{Write}}$ .
- Otras señales: Interrupciones, Reset, De reloj, etc...



## ■ Esquema general:

- Señales de reloj.
- Alimentación.

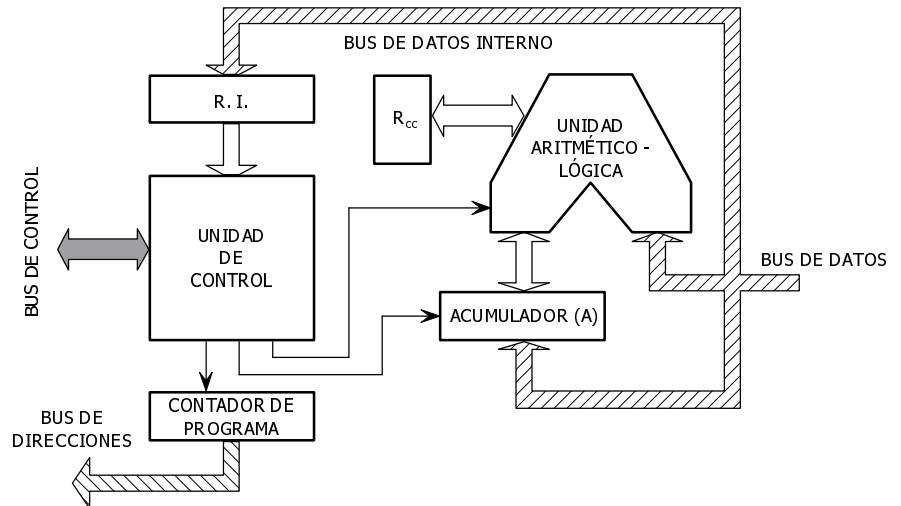
# Arquitectura Interna I

## ■ Ruta de Datos.

- Transferencia, memorización y procesamiento de la información.
- Tipos de información:  
Datos, Instrucciones y Direcciones.

## ■ Ejemplo:

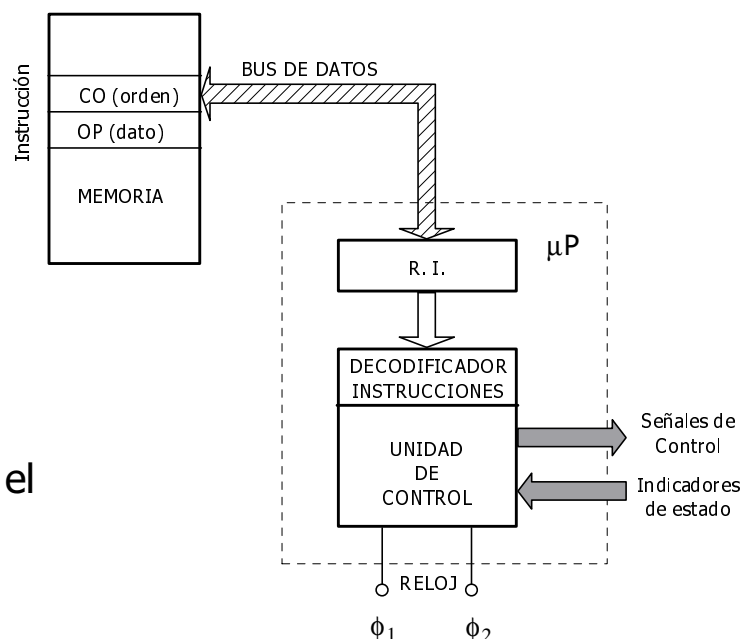
Instrucción	LDAA 3200	
1 <sup>er</sup> Byte	CO	LDAA
2 <sup>o</sup> Byte	A <sub>H</sub>	32
3 <sup>er</sup> Byte	A <sub>L</sub>	00



# Arquitectura Interna II

## ■ Unidad de Control:

- Interpreta las instrucciones y genera las señales de control (μórdenes).
- Pasos a realizar:
  - 1.- Lectura del CO (opcode).
  - 2.- Generación de las señales de control.
- Gestiona la aceptación de comandos introducidos a través del bus de Control.
- Otras operaciones: Incrementar el contador de programa.





# Secuencia Operativa: Ejemplo

## ■ Desarrollo de una secuencia operativa dentro del $\mu$ procesador:

- Sumar dos números  $X$  e  $Y$  dejando el resultado en  $Z$ .
- $X$ ,  $Y$  y  $Z$  corresponden en el programa con las siguientes direcciones de memoria:
  - |  $X = 0011H$
  - |  $Y = 0012H$
  - |  $Z = 000EH$
- Ciclo de *Fetch*.
- Ciclo de *Ejecución*.

DIRECCIÓN	MEMORIA	
0000	CARGAR	CO 1ª Instrucción
0001	11	Byte bajo de la dirección
0002	00	Byte alto de la dirección
0003	SUMA	CO 2ª Instrucción
0004	12	Dirección del 2º dato
0005	00	
0006	ALMACENA	CO 3ª Instrucción
0007	0E	
0008	00	Dirección del resultado
0009	STOP	CO 4ª Instrucción
000A		
000B		
000C		
000D		
000E	Z	Resultado
000F		
0010		
0011	X	1º Sumando
0012	Y	2º Sumando

## Características de los $\mu$ procesadores

### ■ Características Hardware:

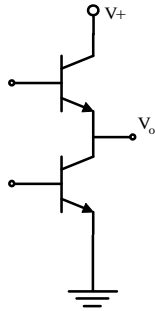
$\mu$ procesador	Bus de Datos	Ciclo de Inst.	Direcciones	Fabricante
8080	8 bits	1.5 ns.	64 K	Intel
8085	8 bits	0.8 ns.	64 K	Intel
2650	8 bits	1.5 ns.	32 K	Signetics
Z-80	8 bits	1 ns.	64 K	Zilog
8086	16 bits	0.4 ns.	1 M	Intel
68000	16 bits	0.5 ns.	16 M	Motorola

- | Capacidad de Interrupción: Números y niveles de interrupción.
- | Familia de periféricos.
- Características Software:
  - | Juego de Instrucciones.
  - | Optimización del juego de instrucciones.

# El tercer estado

## ■ Estructura de buses compartidos: El tercer estado.

- Desconexión total de los bloques no implicados en la transferencia.
- Uso de *buffers* triestado.



CS	In	Out
1	0	1
1	1	0
0	X	DESCONEXIÓN

