

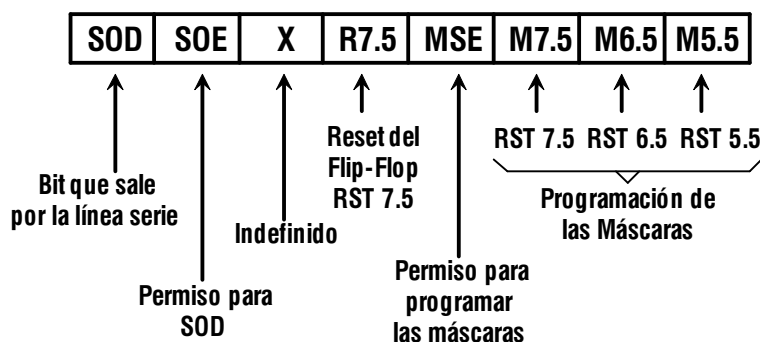
# Introducción a las interrupciones en el 8085

- Tiene 5 interrupciones:
  - TRAP, RST 5.5, RST 6.5, RST 7.5 e INTR
- Instrucciones asociadas:
  - EI : Habilidad de las interrupciones ( *Enable Interrupt* ).
  - DI : Deshabilitación de las interrupciones ( *Disable Interrupt* ).
  - SIM : Colocar las máscaras de interrupción.
  - RIM : Lectura de las máscaras de interrupción.
- Uso de las interrupciones:
  - TRAP : Es una interrupción *no enmascarable*.
  - INTR : Para poder utilizarla hay que habilitar las interrupciones (EI). INTR no tiene máscara de interrupción asociada.
  - RST 5.5, RST 6.5 y RST 7.5 : Además de habilitar las interrupciones, hay que colocar las máscaras de interrupciones, instrucción SIM.

## Manejo de las interrupciones I.

- Instrucción EI: Habilita las interrupciones INTR, RST 5.5, 6.5 y 7.5
- Instrucción DI: Deshabilita las interrupciones anteriores.
- Instrucción SIM: Coloca las máscaras de interrupción.

### Significado del contenido del acumulador antes de SIM



#### • M5.5;M6.5;M7.5 : Máscaras de interrupción.

- 1 : No se permite la interrupción.
- 0 : Interrupción habilitada.

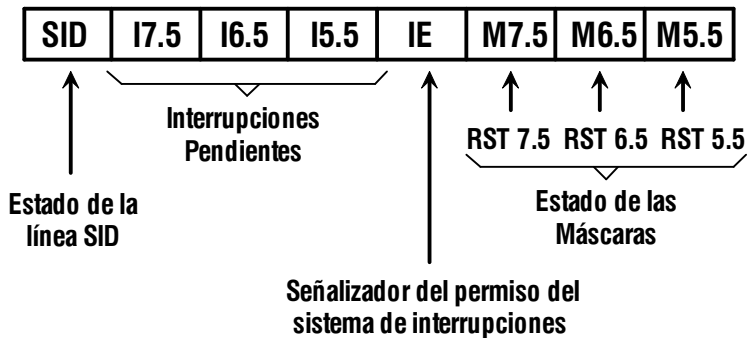
#### • MSE : Habilita la escritura de las máscaras de interrupción. Si está a cero, los bits MX.X no tienen efecto.

- R7.5 : A uno provoca un reset del biestable interno asociado a RST 7.5.
- SOE : Habilidad de salida serie.
- SOD : Bit que sale por la línea serie.

# Manejo de las interrupciones II.

- Instrucción RIM: Lectura de las máscaras de interrupción. Carga en PA<sub>7</sub> el valor de la entrada serie SID.

## Contenido del acumulador tras ejecutar la instrucción RIM



- M5.5;M6.5;M7.5 : Estados de las máscaras de interrupción.
- IE : Habilitación de las interrupciones.
  - 0 : Deshabilitadas.
  - 1 : Habilitadas.
- I7.5, I6.5, I5.5 : Interrupciones pendientes.
- SID : Contenido de la entrada serie.

## Ejemplos de programación

### ■ Ejemplo 1:

- Se desea permitir las interrupciones RST5.5 y 7.5, y deshabilitar la 6.5.

```
EI          ; Habilitar las interrup.  
MVI  A,0AH ; Poner máscara en A.  
SIM          ; Colocar las máscaras.
```

### ■ Ejemplo 2:

- Se desea resetear el flip-flop interno R7.5.

```
MVI  A,10H ; Poner bit 4 a uno.  
SIM          ; Resetear el flip-flop.
```

### ■ Ejemplo 3:

- Se desea deshabilitar la interrupción RST 5.5 y habilitar la RST 6.5 y RST 7.5 dentro de la rutina TEST.

```
TEST:  
DI          ; Deshabilitar interrupciones.  
MVI  A,09H ; Máscara de RST 5.5 a 1.  
SIM          ; Coloco las máscaras  
EI          ; Habilito interrupciones.
```

**Nota:** Un RESET pone las máscaras de interrupción a 1 y desahabilita las interrupciones.

# Descripción de las interrupciones

## ■ TRAP:

- Sensible al flanco y al nivel y debe mantenerse hasta ser reconocida.
- ¡ No enmascarable !.

## ■ RST 5.5 y RST 6.5:

- Sensibles a nivel alto.
- Enmascarables por máscara y con la instrucción DI.

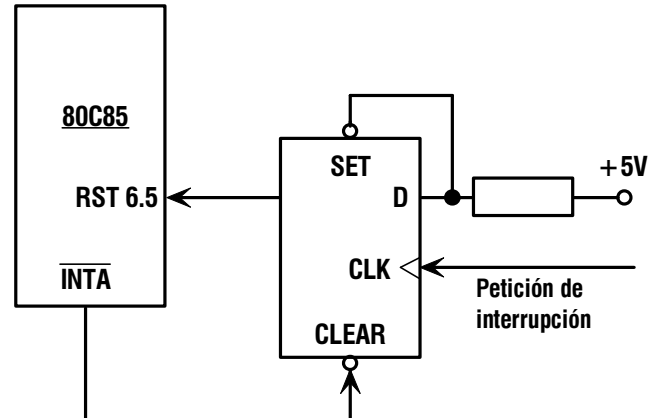
## ■ RST 7.5:

- Sensible al flanco.
- Posee un flip-flop interno (R7.5) que es borrado al atenderla.
- Enmascarable por máscara y por DI.

## ■ INTR:

- Interrupción sólo enmascarable por software (instrucción DI).
- Sensible al nivel.

### Reconocimiento por flanco de las interrupciones RST 6.5, RST 5.5 o INTR



# Vectorización y prioridades

## ■ Tabla de vectorización y prioridades:

Nombre	Prioridad	Dirección De salto	Activación
TRAP	1	24H	Flanco ascendente y nivel hasta ser muestreada.
RST 7.5	2	3CH	Flanco ascendente.
RST 6.5	3	34H	Nivel alto hasta el muestreo.
RST 5.5	4	2CH	Nivel alto hasta el muestreo.
INTR	5	No vectorizada	Nivel alto hasta el muestreo.

- Nota: Todas las interrupciones son muestreadas en el penúltimo flanco ascendente de CLK en el último ciclo de máquina de la instrucción donde se ha producido la petición de interrupción.

\_\_\_\_\_

- 7

1. *Journal of the American Medical Association*, 1997; 277: 1001-1005.

- 8

# Interrupción INTR con respuesta tipo CALL

